

FOUR-TERMINAL CAPACITOR

Publication number: JP11288846

Publication date: 1999-10-19

Inventor: TANAHASHI MASAKAZU, SHIMADA MIKIYA, IGAKI
EMIKO

Applicant: MATSUSHITA ELECTRIC IND CO LTD

Classification:

- International: H01G9/028; H01G9/004; H01G9/04; H01G9/14;
H01G9/022; H01G9/004; H01G9/04; (IPC1-7):
H01G9/004; H01G9/028; H01G9/04; H01G9/14

- European:

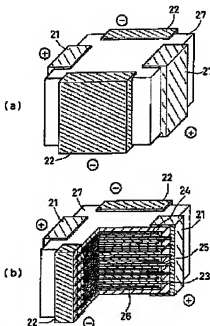
Application number: JP19990025909 19990203

Priority number(s): JP19990025909 19990203; JP19980044439 19980209

Report a data error here

Abstract of JP11288846

PROBLEM TO BE SOLVED: To provide a four-terminal capacitor, which can realize high-frequency countermeasure through low-ESR realization and low-ESR realization, has a high current capacity and high capacity, low impedance and little heating. **SOLUTION:** A valve-metal foil 23 for an anode, in which rough-surface formation is performed and a dielectric oxide film layer 25 are formed and a metal foil 24 for current collection are laminated via a cathode conducting macromolecule layer 26, so that the foils intersect with each other. Anode terminals 21 and cathode terminals 22 are connected to the respective both ends of the respective metal foils 23 and 24. For the anode valve metal foil 23, the aluminum foil having a bulk layer, whose surface has not been roughened, is used at the inner cross section. For the metal foil 24 for the current collector aluminum foil, for which the same aluminum foil, an Ni foil a Cu foil or carbon is added, is used.



Data supplied from the esp@cenet database - Worldwide

(19) 日本特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-288846

(43) 公開日 平成11年(1999)10月19日

(51) Int.Cl. ⁴	識別記号	F I	
H 0 1 G	9/004	H 0 1 G	9/05 C
	9/028		9/02 3 3 1 F
	9/04		9/05 H
	9/14		C
			△
		審査請求	未請求 請求項の数6 ○ L (全 10 頁)

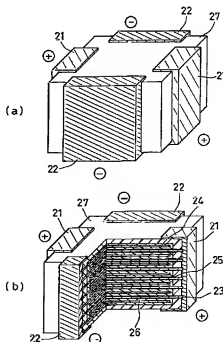
(21) 出願番号	特願平11-25909	(71) 出願人	000003821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22) 出願日	平成11年(1999) 2 月 3 日	(72) 発明者	棚橋 正和 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
(31) 優先権主張番号	特願平10-44439	(72) 発明者	嶋田 幹也 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
(32) 優先日	平10(1998) 2 月 9 日	(72) 発明者	井坂 恵美子 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
(33) 優先権主張国	日本 (J P)	(74) 代理人	弁理士 池内 寛幸 (外 1 名)

(54) 【発明の名称】 4端子コンデンサ

(57) 【要約】

【課題】 低ESR化、低ESL化による高周波対応が実現でき、電流容量が高く、高容量、低インピーダンスの発熱の小さい4端子コンデンサを提供する。

【解決手段】 粗面化処理され、誘電体酸化皮膜層25が形成された陽極用弁金属箔23と集電体用金属箔24を、陰極用導電性高分子層26を介して互いに交差するように積層する。各金属箔23、24のそれぞれの両端に陽極端子21と陰極端子22を接続する。陽極用弁金属箔23に内部断面に粗面化処理されていないバルク層を有するアルミニウム箔を用い、集電体用金属箔24に同様のアルミニウム箔、Ni箔、Cu箔、又はカーボンを加えたアルミニウム箔を用いる。



【特許請求の範囲】

【請求項1】表面に誘電体酸化皮膜層が形成された陽極用弁金属箔と、集電体用金属箔と、前記陽極用弁金属箔と前記集電体用金属箔との間に配置される陰極用導電性高分子層と、外部接続用の陽極端子および陰極端子とを少なくとも有し、前記陽極用弁金属箔の表面が粗面化され、かつ前記陽極用弁金属箔と前記集電体用金属箔とが前記陰極用導電性高分子層を介して交互に積層され、かつ各々の前記陽極用弁金属箔の異なる2ヶ所が、別々の2ヶ所の陽極端子に電気的に接続され、かつ各々の前記集電体用金属箔の異なる2ヶ所が、別々の2ヶ所の陰極端子に電気的に接続されていることを特徴とする4端子コンデンサ。

【請求項2】別々の2ヶ所の陽極端子間を結ぶ線分と、別々の2ヶ所の陰極端子間を結ぶ線分とが交差することを特徴とする請求項1に記載の4端子コンデンサ。

【請求項3】別々の2ヶ所の陽極端子間を結ぶ線分と、別々の2ヶ所の陰極端子間を結ぶ線分とが交差しないことを特徴とする請求項1に記載の4端子コンデンサ。

【請求項4】陽極用弁金属箔と集電体用金属箔とが表面を粗面化されたアルミニウム箔であって、前記陽極用弁金属箔と前記集電体用金属箔の内部断面に粗面化処理されていないバルク層をそれぞれ有することを特徴とする請求項1に記載の4端子コンデンサ。

【請求項5】集電体用金属箔がニッケル箔または銅箔またはカーボン粒子を加えたアルミニウム箔よりなることを特徴とする請求項1に記載の4端子コンデンサ。

【請求項6】陽極用弁金属箔が表面を粗面化されたアルミニウム箔であって、前記陽極用弁金属箔の内部断面に粗面化処理されていないバルク層を有し、かつ集電体用金属箔がニッケル箔または銅箔またはカーボン粒子を加えたアルミニウム箔であることを特徴とする請求項1～3のいずれかに記載の4端子コンデンサ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は電源などの電気回路に用いられる電解コンデンサに関する。

【0002】

【従来の技術】従来、コンデンサとしては、アルミニウムやタンタルなどの弁金属を用いた電解コンデンサや、PdやNiなどを電極として用い、チタン酸バリウムなどを誘電体として用いた積層セラミックコンデンサなどが知られている。これらのコンデンサは電源回路など電気回路のほとんどに使用されているが、ほとんどのコンデンサが、引き出し電極として2層型（図1）の構造をとっている。一方近年では、電気回路の小型化、高周波対応性が要求されており、これに伴って、コンデンサについても大容量化、低インピーダンス化が必要となっており、特に、コンピュータのCPU駆動用電源回路やスイッチング電源回路などに対しては、回路設計上、高周波対応

としてノイズやリップル電流の吸収性が要求され、低ESR（等価直列抵抗）化、低ESL（等価直列インダクタンス）化、耐高リップル電流化、大容量化が実現できるコンデンサが強く求められている。このような要求に対応するため、特に低ESR化を目的として、電気伝導度の高い導電性高分子を電解コンデンサの陰極用固体電解質として用いることが検討され、開発されてきている。

【0003】従来の捲回形アルミ電解コンデンサの構造について図10を用いて説明する。粗面化処理され、かつ表面に誘電体酸化皮膜層が形成された陽極用電極箔81と粗面化処理された集電用陰極箔82との間にセパレータ83を配置させ、これらを巻いたものをコンデンサ素子としており、この素子を電解液とともにケースに入れ封口している。端子となるリード84は陽極用電極箔81と集電用陰極箔82よりそれぞれ導出されている。

【0004】また、従来のチップ積層セラミックコンデンサの構造について図11を用いて説明する。PdやNiなどの焼結体からなる電極層91と誘電体層92とが交互に積層されており、端子となる外部電極93により電極層91がそれぞれ表面に導出されている。

【0005】さらに、従来の機能性タンタル電解コンデンサの構造について図12を用いて説明する。図12（a）は従来の機能性タンタル電解コンデンサの構造を示した断面図であり、また図12（b）はコンデンサ素子の構成を示す部分拡大断面図である。タンタルコンデンサ素子101はタンタル粉焼結体101cの表面に誘電体層101bが形成され、誘電体層101bの表面に導電性を有する機能性高分子層101aが形成されている。機能性高分子層101aは真の陰極として作用し、機能性高分子層101aは陰極端子102と導電性接着剤層103で接続されている。また陽極端子104は焼結体101cから引き出されているリード105と接続されており、これらの素子全体はモールド樹脂層106にてケーシングされている。

【0006】またさらに、およそ100kHz以上の高周波でのインピーダンスを下げるために、インダクタンス成分の低減が必要とされており、4端子型のコンデンサの発明（特開平6-267802号公報、特開平6-267801号公報、「SP-Cap」（松下電器産業株式会社の商標）、925スイッチング電源システムシボジウム予稿集（S6（1994）-1-1）参照）などが報告されている。一方で、高周波対応とともにパワー電源の一次側や二次側などに比較的大きな電流の流せるコンデンサ開発が要求されており、インピーダンス全体を低減し、電流容量を少しでも上げるためのコンデンサの発明（特開平4-32214号公報）も報告されている。

【0007】

【発明が解決しようとする課題】しかしながら、前述の従来の捲回形アルミ電解コンデンサはエチレングリコー

ル等を主溶媒とする電解液を使用しているためにインピーダンスが高く、また、電極箔を巻いているためにインダクタンス成分が高いという欠点がある。また、従来の機能性タンタル電解コンデンサにおいては、電解質として導電性高分子を用いることにより、低ESR化を行なっているが大容量化は不十分である。また、従来のチップ積層セラミックコンデンサも従来のアルミ電解コンデンサなどに比較して大容量化には限界がある。一方、従来の発明において4端子構造をとることにより低ESL化(インダクタンス成分を下げる)を行っているものの、大容量化は不十分であり、さらには、例えば、電源の一次側や二次側のように数Aから数10A程度の比較的大きな電流の流れるところではコンデンサ自身が発熱して故障するなど、高周波対応に加えて、大電流を流せるコンデンサとして使用することはできない。

【0008】この理由としては、従来の捲回形のアルミ電解コンデンサでは、細長い電極箔を巻いているため、たとえ4端子構造をとったとしても、箔抵抗が比較的高く、素子が発熱しやすいものとなる。また、従来の機能性タンタル電解コンデンサも機能性高分子を用いてある程度低ESR化は実現できるが、焼結層を用いているため、体積当たりの容量を上げ、大容量化することは容易ではなく、4端子構造を構成することも容易ではない。また、特開平4-32214号公報に記載されている積層セラミックコンデンサは4端子構造をとって低ESL化を実現し、さらに、電極層2層を一組として構成することにより電流容量を増加させているが、製造上、電極層材料は焼結金属であり、その厚みも数 μm であるため、流せる電流値は高々数アンペアであり、電源一次側や二次側のように電流が多く流れる回路に用いる場合には積層数を上げていかなばならないことが予想される。一方で、積層数を増やすことは製造上容易ではなく、たとえ、電極層を多く積層できたとしても、容量当たりの体積が大きくなってしまう。また、電極層を厚く3 μm 以上に厚くすること、製造プロセス上デラミネーション(誘電体層と電極層の剥がれ)が生じ、実現することは困難である。

【0009】これらの課題について図13および図14を用いて説明する。図13は従来の2端子形コンデンサの等価回路(点線内部)である。また、図14は従来の4端子形コンデンサの課題を示す等価回路(点線内部)である。コンデンサを高周波対応させるためには、ESR(等価直列抵抗)112とESL(等価直列インダクタンス)112を小さく必要があり、主に低ESR化については電解質に導電性高分子を用いたり、集電体を改良することで可能である。また、低ESL化については、図14のように4端子形にすることで、実現が可能である。しかしながら、図14の従来の4端子構造では、素子としてのインピーダンスは高く、回路配線として作用する抵抗 $R + (\text{陽極の回路抵抗})121$ と $R -$

(陰極集電体の回路抵抗)122が電流を流したときの発熱に大きく寄与しており、電源の一次側や二次側などの比較的大電流が流れる回路には使用できない。特性を満足するためには、 $R + 121$ と $R - 122$ を小さくする手段が必要となる。

【0010】以上のように従来のコンデンサにおいて、低インピーダンスで、かつ高容量の特性を満足できず、さらには、電源の一次側や二次側などの比較的大電流が流れる高周波対応用の回路に使用した場合、素子の発熱が大きくなり、比較的大電流が流せないという課題が存在する。

【0011】本発明が解決しようとする課題もまさにここにあり、本発明の目的も実現手段も従来と異なるものである。本発明は、陽極用と陰極集電用の電極箔を交互に積層し、さらに電極箔としてその内部断面にバルク層を有するアルミニウム箔や集電体用電極にN1などの金属箔を用いることにより、従来のコンデンサに存在する課題を解決し、低ESR化および低ESL化による高周波対応のみならず、電源の一次側や二次側などの比較的大きな回路電流が流れる高周波対応の回路にも使用することができる、電流容量が高く、かつ高容量、低インピーダンスの発熱の小さい4端子コンデンサを提供することを目的とする。

【0012】

【課題を解決するための手段】上記目的を達成するために、本発明の4端子コンデンサは、表面に誘電体酸化皮膜層が形成された陽極用弁金属箔と、集電体用金属箔と、前記陽極用弁金属箔と前記集電体用金属箔との間に配置される陰極用導電性高分子層と、外部接続用の陽極端子および陰極端子とを少なくとも有し、前記陽極用弁金属箔の表面が粗面化され、かつ前記陽極用弁金属箔と前記集電体用金属箔とが前記陰極用導電性高分子層を介して交互に積層され、かつ各々の前記陽極用弁金属箔の異なる2ヶ所が、別々の2ヶ所の陽極端子に電気的に接続され、かつ各々の前記集電体用金属箔の異なる2ヶ所が、別々の2ヶ所の陰極端子に電気的に接続されていることを特徴とする。かかる構成によれば、低ESR化、低ESL化による高周波対応が実現できるのみならず、電源の一次側や二次側のように比較的大きな電流が流れる回路にも使用でき、電流容量が高く、高容量、低インピーダンスで、発熱の小さい4端子コンデンサを得ることができる。

【0013】上記の構成において、別々の2ヶ所の陽極端子間(あるいは、陽極用弁金属箔において、各陽極端子と接続される2ヶ所の接続箇所間)を結ぶ線分と、別々の2ヶ所の陰極端子間(あるいは、集電体用金属箔において、各陰極端子と接続される2ヶ所の接続箇所間)を結ぶ線分とは、積層方向から見て交差していても良く、または交差していなくてもよい。

【0014】さらに上記の構成において、陽極用弁金属

箔と集電体用金属箔とが表面を粗面化されたアルミニウム箔であって、前記陽極用弁金属箔と前記集電体用金属箔の内部断面に粗面化処理されていないバルク層をそれぞれ有することが好ましい。

【0015】また、集電体用金属箔がニッケル箔または銅箔またはカーボン粒子を加えたアルミニウム箔であるのが好ましい。

【0016】さらに、陰極用弁金属箔が表面を粗面化されたアルミニウム箔であって、前記陽極用弁金属箔の内部断面に粗面化処理されていないバルク層を有し、かつ集電体用金属箔がニッケル箔または銅箔またはカーボン粒子を加えたアルミニウム箔であることが好ましい。

【0017】

【発明の実施の形態】以下、本発明の実施の形態について、図面を用いて詳細に説明する。

【0018】（実施の形態1）図1は本発明の4端子コンデンサのコンデンサ素子部の構成の一実施例を示す構成図である。電解エッチングなどにより表面が粗面化され、表面積が拡大された陽極用弁金属箔11の表面には陽極酸化（化成）により、誘電体酸化皮膜層13が形成されている。この陽極用弁金属箔11と集電体用金属箔12とを交差させ、それぞれの略中央部で重ね、導通をとるために陽極用弁金属箔11の両端あるいは端部の陽極端子を接続しようとする部分には誘電体酸化皮膜層は形成しない。これら陽極用弁金属箔11と集電体用金属箔12との間に真の陰極となるポリバロルなどの導電性高分子層を形成することにより、コンデンサ素子が形成される。真の陰極として電気伝導度が比較的高い導電性高分子層を用い、かつ集電体用金属箔12と導電性高分子層が直接接触することにより、低ESR化が実現でき、また、陽極用弁金属箔11と集電体用金属箔12を交互に積層することにより、低ESL化が実現できる。

【0019】次に、図2に本発明の4端子コンデンサの構成の一実施例を示す構成図を示す。図2の（a）は外観斜視図であり、図2の（b）は内部構造を示すため図を切り欠いた斜視断面図である。図2において21は陽極端子、22は陽極箔、23は陽極用弁金属箔、24は集電体用金属箔、25は誘電体酸化皮膜層、26は陰極用導電性高分子層、27はモールド樹脂を示す。粗面化処理され、両端あるいは端面を除いた表面に誘電体酸化皮膜層25が形成された陽極用弁金属箔23と集電体用金属箔24が必要数だけ互いに交差するように積層され、陽極用弁金属箔23と集電体用金属箔24との間に陰極用導電性高分子層26が充填されている。集電体用金属箔24の表面は粗面化されていても良い。陽極端子21は陽極用弁金属箔23の両端にそれぞれ接続されており、陰極端子22は集電体用金属箔24の両端にそれぞれ接続されている。図2のように構成することにより、低ESR化、低ESL化に加えて大容量化が実現で

きる。

【0020】図3に本発明の4端子コンデンサに用いることができる陽極用弁金属箔の一実施例の断面電子顕微鏡写真を示す。図3に示す陽極用弁金属箔はアルミニウム箔であり、電解直流エッチングにより、柱状ピット（孔）32が形成されており、表面積の拡大がなされている。図3において31は粗面化処理されていないバルク層である。図3における箔厚は約150μmであり、バルク層31の厚みは約15μmである。このバルク層31の厚みは柱状ピット32の長さ制御や箔厚制御により自由にでき、より厚くすることも薄くすることも可能である。したがって、陽極用弁金属箔の構造は本形態例に限ったものではない。また、柱状ピット32は高圧級の4端子コンデンサにも用いられるものであり、誘電体酸化皮膜層を高圧用に形成（厚み5800オングストローム程まで（10オングストローム/1V））することができる。より容量を得るために、誘電体酸化皮膜層を薄くして、交流エッチングなどにより、より表面積を拡大したものであってもよい。

【0021】図4に本発明の4端子コンデンサに用いることができる集電体用金属箔の一実施例の断面電子顕微鏡写真を示す。図4に示す集電体用金属箔はアルミニウム箔であり、交流エッチングによって粗面化され、表面積が拡大されている。図4において41はバルク層、42はエッチングピット（孔）である。図4における箔厚は約90μmであり、バルク層41の厚みは約45μmである。このバルク層の厚みはエッチング条件や箔厚により、より厚くも薄くもできる。集電体用金属箔の構成も本形態例に限ったものではない。

【0022】以上のように、内部断面に粗面化処理されていないバルク層を有する陽極用弁金属箔と集電体用金属箔を用いることにより、本発明において、バルク層を通して回路電流を流すことが容易になるため、素子の発熱が少なく、電流容量が大きい4端子コンデンサを実現することができる。また、短い電極層を積層するため、電流を流れる断面面積は積層により大きくなり、抵抗を小さくできる。例えば、A1の体積抵抗率を約2.6E-6Ωcmとして、厚さ100μm、エッチングされていないバルク層の厚みが50μm、長さが17cm、幅が1.5cmの電極層に1Aの電流を流した場合の発熱量は約6mW、10Aの電流を流した場合の発熱量は約0.6Wである。これに対し、上記の箔を10等分し、10層積層すると、断面面積が10倍、長さは10分の1になるため、抵抗はおよそ100分の1となり、発熱量も100分の1程度にすることができる。

【0023】一方、集電体用金属箔に厚みを自由に設定できるN1箔やCu箔やカーボン粒子を加えたアルミニウム箔を用いることによっても電流容量を大きくすることができる。Taの体積抵抗率は約10.4E-6Ωcm、A1は約2.6E-6Ωcm、N1は約6.8E-

(5)

特開平11-288846

6 Ω cm、Cuは約1.7 E-6 Ω cmである。このことから、バルク層を有するアルミニウム箔や、Ni箔やCu箔を用いることにより、電流容量を大きくすることができるとは明白である。

【0024】また、Niは表面に酸化物層を形成しにくいため、導電性高分子層との界面抵抗を低くすることができ、低ESR化をより実現できる。さらには集電体用金属箔に酸化皮膜による容量が生じないため、コンデンサ容量の拡大を実現することができる。

【0025】また、図4に本発明の4端子コンデンサに使用することのできるカーボンを加えたアルミニウム箔の断面構成図を示す。図5において、51はアルミニウム、52は導電性のカーボン粒子である。カーボンを加えたアルミニウム箔は、表面に導電性のカーボン粒子を露出させた構造とすることにより、導電性高分子層とカーボン粒子とが酸化皮膜を介することなく接触するため、酸化皮膜を形成しやすいアルミニウム箔を用いた場合に比べて、界面抵抗を小さくでき、低ESRを実現することができる。さらに、従来、電解重合法で形成できなかった導電性高分子層を、カーボン粒子を加えたアルミニウム箔を使用することにより、カーボン粒子を加えたアルミニウム箔上に電解重合で形成することができ、本発明の4端子コンデンサの製造コストを削減することができる。

【0026】また、Cu箔を使用した場合、Cu箔は酸化物層を形成しやすいが、金属としての体積抵抗率は小さく、集電体用金属箔としてはもっとも電流を流すことができる。

【0027】このように、上記の実施の形態1をとることにより、低インピーダンスで電流容量が極めて大きい4端子コンデンサの実現が可能となる。

【0028】図6に本発明の4端子コンデンサの考え方を表す等価回路図を示す。本発明により、図6に示すような等価回路に近い、低インピーダンス、低ESR、低ESLの4端子コンデンサが実現できる。

【0029】なお、上記実施の形態1の説明において、別々の2ヶ所の陰極端子21、22間を結ぶ線分と別々の2ヶ所の陰極端子22、22間を結ぶ線分とが、積層方向から見たとときに交差するように構成されているが、端子構成などはこれに限るものではない。

【0030】図7に本発明の4端子コンデンサの別の構成例を示す。図7(a)において、61は長方形又は正方形の陽極用弁金属箔、62は陽極用弁金属箔61と略同一形状の集電体用金属箔、63は誘電体酸化皮膜層である。陽極用弁金属箔61は、その4隅のうち対向する2隅に矩形状に切り欠かれた切り欠き部61aを有する。また、集電体用金属箔62も同様に、その4隅のうち対向する2隅に矩形状に切り欠かれた切り欠き部62aを有する。但し、切り欠き部62aは、図示したように、陽極用弁金属箔61と集電体用金属箔62とを積層

したときに、切り欠き部61aとは異なる位置に形成される。また、陽極用弁金属箔61は陽極端子と接続する両端部の一部を除く部分に誘電体酸化皮膜層63が形成される。このように構成された陽極用弁金属箔61と集電体用金属箔62とを、図示しない陰極用導電性高分子層を介して必要数だけ順次積層し、各陽極用弁金属箔61の2つの角部61bに異なる陽極端子を接続し、各集電体用金属箔62の2つの角部62bに異なる陰極端子を接続する。かくして、2つの陽極端子間を結ぶ線分と、2つの陰極端子間を結ぶ線分とが、積層方向から見たとときに交差するように構成される4端子コンデンサを構成できる。なお、上記の構成において、陽極用弁金属箔61に代えて、図7(b)に示す構成の陽極用弁金属箔61'を使用することも可能である。この陽極用弁金属箔61'は、陽極端子を接続しようとする端面64を除いて誘電体酸化皮膜層63が形成されている。

【0031】図8に本発明の4端子コンデンサの更に別の構成例を示す。図8(a)において、66は長方形又は正方形の陽極用弁金属箔、67は陽極用弁金属箔66と略同一形状の集電体用金属箔、68は誘電体酸化皮膜層である。陽極用弁金属箔66は、その4隅のうち隣り合う2隅に矩形状に切り欠かれた切り欠き部66aを有する。また、集電体用金属箔67も同様に、その4隅のうち隣り合う2隅に矩形状に切り欠かれた切り欠き部67aを有する。但し、切り欠き部67aは、図示したように、陽極用弁金属箔66と集電体用金属箔67とを積層したときに、切り欠き部66aとは異なる位置に形成される。また、陽極用弁金属箔66は陽極端子と接続する両端部の一部を除く部分に誘電体酸化皮膜層68が形成される。このように構成された陽極用弁金属箔66と集電体用金属箔67とを、図示しない陰極用導電性高分子層を介して必要数だけ順次積層し、各陽極用弁金属箔66の2つの角部66bに異なる陽極端子を接続し、各集電体用金属箔67の2つの角部67bに異なる陰極端子を接続する。かくして、2つの陽極端子間を結ぶ線分と、2つの陰極端子間を結ぶ線分とが、積層方向から見たとときに交差しないように構成される4端子コンデンサを構成できる。なお、上記の構成において、陽極用弁金属箔66に代えて、図8(b)に示す構成の陽極用弁金属箔66'を使用することも可能である。この陽極用弁金属箔66'は、陽極端子を接続しようとする端面69を除いて誘電体酸化皮膜層63が形成されている。

【0032】さらに、上記の実施の形態において、最終製品の寸法は静電容量や電流容量にあわせて変更することが可能であることは言うまでもない。また、望まれる電流容量にあわせて、陽極用弁金属箔のバルク層の厚みや集電体用金属箔の厚みを決定することも可能である。

【0033】

【実施例】(実施例1) 図2に示す4端子コンデンサを製造した。陽極用弁金属箔23として、純度99.98

%以上で厚み100 μ mのアルミニウム箔を用いた。陽極用弁金属箔23の表面を濃度10wt%、液温35℃の塩酸系溶液中で交流エッチングし、粗面化した後、この箔を長方形にカットして用いた。陽極用弁金属箔23のバルク層の厚みは55 μ mであった。誘電体酸化皮膜25の形成は液温が60℃で、濃度が5wt%のアジピン酸アンモニウムの水溶液を化成液として、陽極用弁金属箔23の両端を除いて化成電圧12Vで定電圧化成を行った(6.3WV用)。集電体用金属箔24には、上記陽極用弁金属箔と略同一形状で、厚さ50 μ mのNi箔を用いた。集電体用金属箔24の表面に、陰極端子22と接続しようとする両端を除いて、電解重合法によりポリピロールを陰極用導電性高分子層26としてあらかじめ数 μ mだけ形成した。次に陽極用弁金属箔23と前記集電体用金属箔24を、それぞれの長手方向が約90度に変差するように10層積層し、導通をとるため、陽極用弁金属箔23と集電体用金属箔24の各両端をそれぞれ陽極端子21および陰極端子22とともにカシメ(機械圧接)した。次いで、端子接合部のみをモールド樹脂27で被覆した後、上記集電体用金属箔24と陽極用弁金属箔23との間に、含浸化学重合法を用いて陰極用導電性高分子層26を完全に形成した。次いで、端子表面を除いて、これら素子全体をモールド樹脂27でモールドし、4端子コンデンサとした。ケースサイズはDサイズである。

【0034】(実施例2)図2に示す4端子コンデンサを製造した。陽極用弁金属箔23として、純度99.98%以上で厚み100 μ mのアルミニウム箔を用いた。陽極用弁金属箔23の表面を濃度10wt%、液温35℃の塩酸系溶液中で交流エッチングし、粗面化した後、この箔を長方形にカットして用いた。陽極用弁金属箔23のバルク層の厚みは55 μ mであった。誘電体酸化皮膜25の形成は液温が60℃で、濃度が5wt%のアジピン酸アンモニウムの水溶液を化成液として、陽極用弁金属箔23の両端を除いて化成電圧12Vで定電圧化成を行った。集電体用金属箔24には、上記陽極用弁金属箔と略同一形状で、厚さ50 μ mの導電性カーボン添加アルミニウム箔を用いた。カーボン添加アルミニウム箔は表面を粗面化したアルミニウム箔上に導電性カーボンを塗布した後に、プレスし、その後さらに表面を粗面化して作成した。次いで、集電体用金属箔24の表面に、

陰極端子22と接続しようとする両端を除いて、電解重合法によりポリピロールを陰極用導電性高分子層26としてあらかじめ数 μ mだけ形成した。次に陽極用弁金属箔23と前記集電体用金属箔24を、それぞれ長手方向が約90度に変差するように10層積層し、導通をとるため、陽極用弁金属箔23と集電体用金属箔24の各両端をそれぞれ陽極端子21および陰極端子22とともにカシメ(機械圧接)した。次いで、端子接合部のみをモールド樹脂27で被覆した後、上記集電体用金属箔24と陽極用弁金属箔23との間に、含浸化学重合法を用いて陰極用導電性高分子層26を完全に形成した。次いで、端子表面を除いて、これら素子全体をモールド樹脂27でモールドし、4端子コンデンサとした。ケースサイズはDサイズである。

【0035】(比較例)捲回形アルミ電解コンデンサ(105℃品、400WV、化成電圧580V)を基本構造として、陽極用電極箔、集電体用陰極箔の両端から陽極リード、陰極リードをそれぞれ2ヶ所ずつ導出させ、セパレータを介して、これらを巻き、コンデンサ素子とした。電極箔及び陰極箔の長さは19cmで、幅は2cmである。陽極用電極箔表面の粗面化は、液温85℃の塩酸-硝酸系溶液中で直流エッチングして柱状ピットを形成し、表面を粗面化した。誘電体酸化皮膜の形成は液温が60℃で、濃度が5wt%のアジピン酸アンモニウムの水溶液を化成液として、化成電圧580Vで定電圧化成を行った。この時、陽極用電極箔のバルク層の厚みは3~5 μ mであった。集電体用陰極箔には厚さ50 μ mのアルミニウム箔を用い、濃度10wt%、液温35℃の塩酸系溶液中で交流エッチングし、粗面化した。さらに、上記コンデンサ素子をアルミケース(D:30mm、L:30mm)に入れ、電解液を減圧含浸した後、開口部を封止して、捲回形の4端子コンデンサとした。なお、リード接続部の化成については、封止後、電解液中で行っている。

【0036】以上の実施例1、実施例2および比較例における4端子コンデンサを、4端子コンデンサとして使用した場合の性能について、表1を用いて以下に説明する。

【0037】

【表1】

	容量 (μ F)	発熱量 (W)	ESR (m Ω)	Z (m Ω)
実施例1	300	未発熱	7	60
実施例2	310	未発熱	5	55
比較例	200	0.1	2000	2070

【0038】表1において、発熱量は1A通電時、容量

は120Hz、インピーダンスZおよびESRは1MHz

zでの測定値である。

【0039】この表1から明らかなように、実施例1および実施例2では、本発明の4端子構造を有することにより、発熱量が極めて小さいことがわかる。なお、表1において「未発熱」とは、発熱量が極めて小さいことを意味する。また、実施例1ではESRが大幅に小さくなっており、実施例2においては更に小さくなっている。また、本発明の4端子コンデンサとすることにより、高周波での低インピーダンス化（低L成分化）が図れる。

【0040】（実施例3）図2に示す4端子コンデンサを製造した。陽極用弁金属箔23として、純度99.98%以上で厚み100 μ m、幅5mm、長さ25mmのアルミニウム箔を用いた。陽極用弁金属箔23は濃度10wt%、液温35℃の塩酸系溶液中で交流エッチングしてピットを形成し、表面を粗面化したものを用いた。誘電体酸化皮膜25の形成は液温が60℃で、濃度が5wt%のアジピン酸アモニウム水溶液を化成液として、陽極用弁金属箔23の両端を除いて化成電圧23Vで定電流化成を行った。集電体用金属箔24には厚さ90 μ mのアルミニウム箔を用い、濃度10wt%、液温35℃の塩酸系溶液中で交流エッチングし、粗面化した箔を切断して使用した。集電体用金属箔24の幅は5mm、長さは25mmである。次いで、集電体用金属箔24の表面に、陰極端子22と接続しようとする両端を除いて、電界重合法によりポリローレルを陰極用導電性高分子層26としてあらかじめ数 μ mだけ形成した。次に陽極用弁金属箔23と前記集電体用金属箔24とを、長手方向が約90度に交差するように3層分積層し、導通をとるため、陽極用弁金属箔23と集電体用金属箔24の各両端をそれぞれ陽極端子21および陰極端子22とともにカシメ（機械圧接）した。次いで、端子接合部のみをモールド樹脂27で被覆した後、上記集電体用金属箔24と陽極用弁金属箔23との間に、含炭化学重合法を用いて陰極用導電性高分子層26を完全に形成した。次いで、端子表面を除いて、これら素子全体をモールド樹脂27でモールドし、4端子コンデンサとした。

【0041】次いで実施例3の4端子コンデンサのL成分低下の特性について、ゲイン・フェーズインピーダンス測定において、2端子での測定と4端子での測定をした場合の結果を用いて説明する。図9に実施例3の4端子コンデンサを2端子測定した場合と4端子測定した場合の周波数とゲインの関係を示す。図9において、2端子測定とは実施例3の4端子コンデンサを4端子構造にもかかわらず、2端子形として使用した場合の特性を示したものであり、4端子測定とは、実施例3の4端子コンデンサを本発明の目的の1つに合致するように4端子形として使用した場合の、低ESL化の特性を示したものである。

【0042】この図9から明らかなように、4端子形として使用した場合、高周波でのインダクタンスが低下

し、低インピーダンス化が実現できた。なお、上記の陽極用弁金属箔23と集電体用金属箔24を、図7及び図8に示したように積層して4端子コンデンサを製造して、上記と同様の評価を行なったが、いずれの場合にも高周波でのインダクタンスの低下がみられた。

【0043】このように、本実施例による4端子コンデンサは、電流量容、低インピーダンス化の点で優れた効果が得られる。

【0044】

【発明の効果】以上のように本発明によれば、低ESR化、低ESL化による高周波対応のみならず、電源の一次側や二次側の比較的大きな電流が流れる回路にも使用することができ、電流量容が高く、かつ高容量、低インピーダンスで発熱の小さいという有利な効果が得られる。

【図面の簡単な説明】

【図1】本発明の4端子コンデンサのコンデンサ素子部の構成の一実施例を示す構成図

【図2】本発明の4端子コンデンサの構成の一実施例を示す構成図

【図3】本発明の4端子コンデンサに用いることができる陽極用弁金属箔の一実施例の断面電子顕微鏡写真

【図4】本発明の4端子コンデンサに用いることができる集電体用金属箔の一実施例の断面電子顕微鏡写真

【図5】本発明の4端子コンデンサに用いることができるカーボンを加えたアルミニウム箔の構成の一例を示す断面構成図

【図6】本発明の4端子コンデンサの考え方を表す等価回路図

【図7】本発明の4端子コンデンサの別の構成例を示した分解斜視図

【図8】本発明の4端子コンデンサの更に別の構成例を示した分解斜視図

【図9】本発明の実施例3の4端子コンデンサの4端子測定と2端子測定の場合の周波数-ゲイン関係図

【図10】従来の捲回形アルミ電解コンデンサの構造図

【図11】従来のチップ積層セラミックコンデンサの構造を示した断面図

【図12】従来の機能性 tantalum 電解コンデンサの構造図

【図13】従来の2端子形コンデンサの等価回路図

【図14】従来の4端子形コンデンサの課題を示す等価回路図

【符号の説明】

- 11 陽極用弁金属箔
- 12 集電体用金属箔
- 13 誘電体酸化皮膜層
- 21 陽極端子
- 22 陰極端子
- 23 陽極用弁金属箔

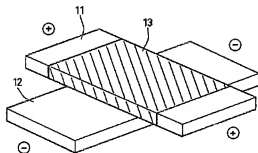
(8)

特開平 11-288846

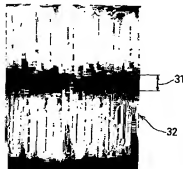
- 24 集電体用金属箔
- 25 誘電体酸化被膜層
- 26 陰極用導電性高分子層
- 27 モールド樹脂
- 31 バルク層
- 32 柱状ビット
- 41 バルク層
- 42 エッチングビット
- 51 アルミニウム
- 52 導電性のカーボン粒子
- 61, 61' 陽極用弁金属箔
- 61a 切り欠き部
- 61b 角部
- 62 集電体用金属箔
- 63 誘電体用酸化被膜層
- 64 端面
- 66, 66' 陽極用弁金属箔
- 66a 切り欠き部
- 66b 角部
- 67 集電体用金属箔
- 68 誘電体用酸化被膜層

- 69 端面
- 81 陽極用電極箔
- 82 集電用陰極箔
- 83 セパレータ
- 84 リード
- 91 電極層
- 92 誘電体層
- 93 外部電極
- 101 タンタルコンデンサ素子
- 101a 機能性高分子層
- 101b 誘電体層
- 101c タンタル粉焼結体
- 102 陰極端子
- 103 導電性接着剤層
- 104 陽極端子
- 105 リード
- 106 モールド樹脂層
- 111 等価直列抵抗
- 112 等価直列インダクタンス
- 121 陽極内部回路抵抗
- 122 陰極集電体内部回路抵抗

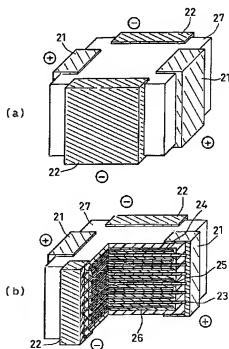
【図1】



【図3】



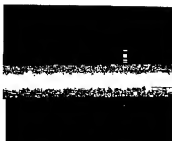
【図2】



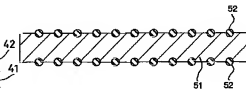
(9)

特開平11-288846

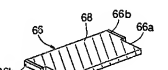
【図4】



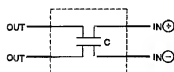
【図5】



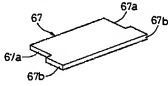
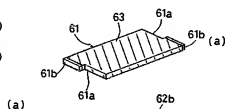
【図8】



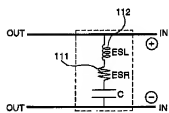
【図6】



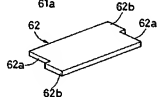
【図7】



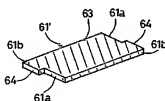
【図13】



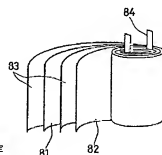
(a)



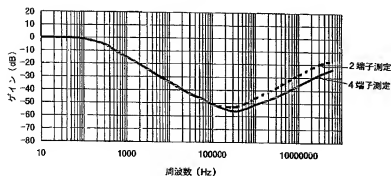
(b)



【図10】



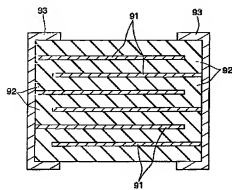
【図9】



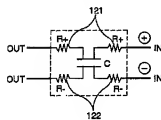
(10)

特開平11-288846

【図11】



【図14】



【図12】

